

Då är kiselkarbid vettigare än kisel

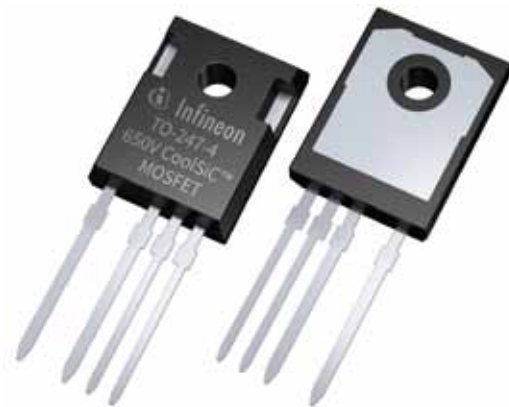


Men vissa ändringar behövs

Av René Mente, Infineon Technologies



René Mente har en magisterexamen från University of Applied Sciences i Villach, Österrike. Parallellt med sina studier arbetade han som applikationsingenjör på Infineon, med fokus på lågspända MOSFET:ar. Efter examen, år 2010, skiftade han till högre spänningar, med inriktning mot lågeffektstillämpningar som bärbara datorer och mobilladdare. År 2017 tog han steget till högeffektstillämpningar, speciellt inom telekom och servrar, och sedan dess är han ansvarig konceptingenjör för MOSFET:ar i kiselkarbid.



Switchade kraftaggregat – så kallade SMPS (Switch Mode Power Supply) – baserade på klassisk MOSFET-teknik i kisel har successivt förbättrats när det gäller effektiviteten. Framstegen har skett genom att halvledarindustrin flyttat fram gränserna för vad som går att nå med nya kiselprocesser och konstruktionsmetoder men också genom att använda nya topologier.

Under de senaste åren har det kommit teknologier i material med brett bandgap, såsom kiselkarbid (SiC). De erbjuder en rad spännande egenskaper som gör det möjligt för konstruktörer att nå ännu högre verkningsgrad, även om fördelarna måste vägas upp mot prisskillnaden mellan de två teknikerna. Med introduktionen av 650V SiC MOSFET:ar – som komplement till dagens utbud av 1200V-transistorer – har kiselkarbid blivit mer attraktivt för tillämpningar där materialet tidigare

inte varit lika aktuellt att använda.

Switchade kraftaggregat används i en mängd olika tillämpningar. Från uppenbara, som traditionell kraftförsörjning, till lösningar som stärker sig från sol- och vindkraft till motordrivare och elektriska laddare för fordon. IGBT:er har varit förstahandsvalet vid högre spänningar över 1000V men kiselkarbid har börjat ta sig in på vissa områden, särskilt där höga switchfrekvenser önskas och högre effektdensitet måste uppnås.

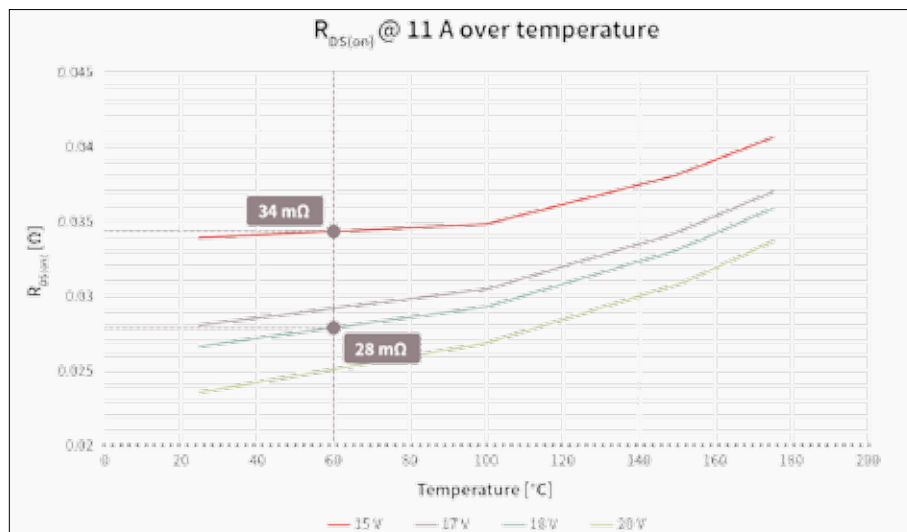
650V SiC-transistorer gör att det går att skapa mycket effektiva topologier, exempelvis så kallade CCM-effektfaktor-korrigerande (PFC), där CCM står för continuous conduction mode. De är lämpliga att användas i en mängd olika tillämpningar som servrar, telekom, batterimoduler och laddning av elfordon. Dessa tillämpningar drar nytta av den högre systemeffektiviteten, robustheten

och lägre total kostnad för användaren (total cost of ownership).

I takt med att kiselkarbid blir mer attraktivt i lågspända tillämpningar – med effekter från några hundratal watt upp till tiotals kilowatt – är det en utmaning att veta när MOSFET:ar i kisel bör ge plats för den nya tekniken och vilka förändringar man kan förvänta sig när det sker. Ett av de första kraven att ta hänsyn till är den verkningsgrad och effektdensitet man vill nå. Jämfört med MOSFET:ar i kisel, ger kiselkarbid ett mycket stabilare RDS(on) över sitt driftstemperaturområde. Medan MOSFET:ar i kisel vanligtvis marknadsförs med sitt maximala RDS(on) vid 25 °C beskrivs SiC MOSFET:ar med sitt typiska värde vid 25 °C i kombination med en gate-spänning för drivning (vanligtvis 18V), allt vid en specifik ström (ID).

I temperaturområdet mellan 25 °C och 100 °C förväntas RDS(on) hos en typisk CoolMOS (Infineons Si MOSFET) öka 1,67 gånger medan motsvarande parameter hos en jämförbar CoolSiC (Infineons SiC MOSFET) ökar 1,13 gånger. Det innebär att en CoolSiC med resistansen 84 mΩ kan ha samma ledningsförluster som en 57 mΩ CoolMOS vid samma arbetstemperatur. Samtidigt påverkas prestanda hos en SiC-transistor mindre vid en högre arbetstemperatur. Det betyder att det går att skapa mer kompakta konstruktioner och i vissa fall även förenkla kylningen.

VID EN ÖVERGÅNG till kiselkarbid går det att använda samma drivkretsar som för traditionella kiseltransistorer – de levererar en gate-spänning upp till 15V. Men det kan vara värt att överväga att göra några små förändringar eftersom även RDS(on) påverkas av den pålagda gate-spänningen. CoolSiC MOSFET:ar drar nämligen nytta av att använda gatespänningar mellan 0V och 18V. Det



Figur 1. Diagrammet visar hur resistansen R_{DS(on)} ändras för CoolSiC, Infineons MOSFET i kiselkarbid, vid olika gate-spänningar och temperaturer.



© GETTY IMAGES (TETRA IMAGES)

kan minska RDS(on) med 18 procent jämfört med när 15V (vid 60°C) används, se figur 1.

Man bör även undvika att mata gaten hos en MOSFET i kiselkarbid med negativa spänningar då det kan leda till att dess tröskelspanning, VGS(th), driver. Studier har visat att längre perioder av drift kan leda till en liten ökning av RDS(on). VGS(off) kan då bli negativ på grund av en hög strömdervivata (di/dt) orsakad av spänningsfallet över source-induktansen i gate-loopen. Samma sak uppkommer vid mycket höga spänningsderivator (dv/dts) orsakade av kapacitansen över gate-drain i den andra switchen i halvbryggs-konfigurationen. Av de två nämnda utmaningarna är effekten av den senare oftast större. Det är uppenbart att ett minskat dv/dt och di/dt skulle lösa problemet men det skulle också leda till en lägre verkningsgrad.

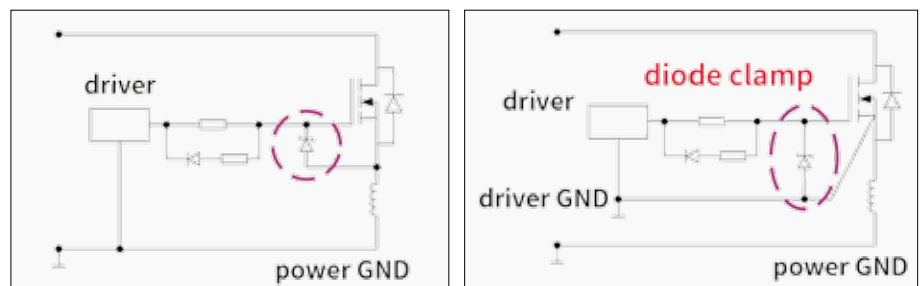
Istället är rekommendationen att använda en diod (clamping diode) mellan gate-source som begränsar den negativa spänningen på gaten, så att den håller sig över -2V. Det skyddar mot att tröskelspanningen driver. Det finns även andra metoder att ta till för att minska effekter som kommer av induktiva effekter. En är att ha separerat jord för drivning och effekt så att source-induktansen lyfts bort från gate-loopen. Ett annat sätt är att höja effektiviteten markant är att använda Kelvin-kontakten om den finns tillgänglig. Det gäller särskilt när strömmen genom drain är som högst (figur 2).

Alla MOSFET:ar har en body-diod i sin konstruktion och SiC-transistorer drar fördelar av sin. Laddningen i bakriktningen (Qrr) är en av de viktigaste parametrarna att ta hän-

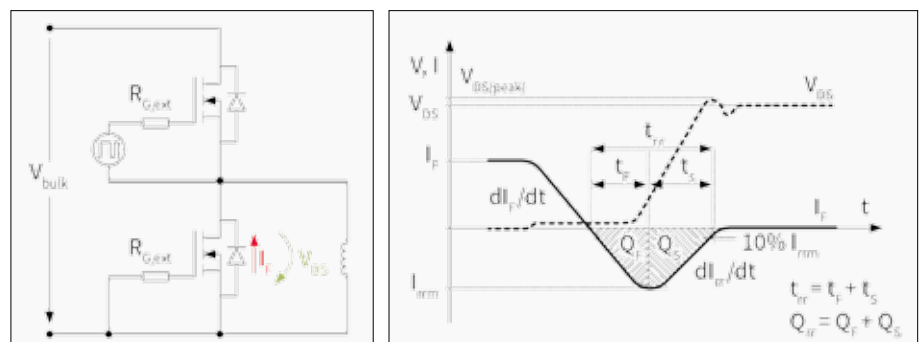
syn till, speciellt i resonansstopologier eller konstruktioner som använder hård kommutering av body-dioden. Qrr representerar den laddning som måste bort när transistoren upphör att leda (figur 3). Halvledarindustrin har arbetat mycket för att minska Qrr och med CoolMOS-familjen har den kommit långt. Men medan förändringarna har lett till en tiofaldig minskning av Qrr jämfört med ti-

digare MOSFET:ar så har CoolSiC-transistorer tio gånger bättre Qrr jämfört med dagens snabbaste CoolMOS-enheter.

INDUSTRIN FOKUSERAR PÅ att nå 98 procents systemeffektivitet vid 50 procents belastning. Det sätter press på effektfaktorkorrigeringen (PFC, Power Factor Correction), som måste nå en effektivitet på 99 procent eller



Figur 2. Att använda en diod (clamping diode), en separerad power/drain-loop och en Kelvin-kontakt är tre metoder att minska den negativa gate-spänningen.



Figur 3. Qrr är den laddning som måste bort från body-dioden när transistoren slutat att leda, markerat av området under linjen 0A.

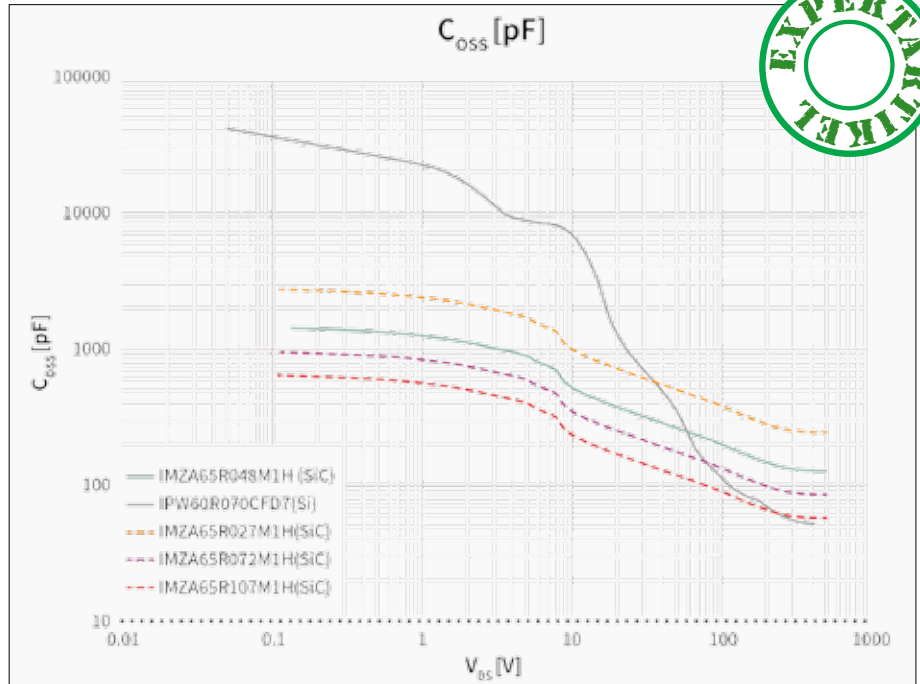


►► bättre. Om inte det sker minskar sannolikheten att nå den önskade systemeffektiviteten kraftigt. Tack vare CoolSiC:s förbättrade Qrr blir det möjligt att använda hårda switchtopologier för effektfaktorkorrigeringen. Därmed kan en kontinuerligt ledande (CCM) så kallad Totem Pole PFC implementeras i stället för triangulärt strömläge (TCM), som rekommenderas för CoolMOS.

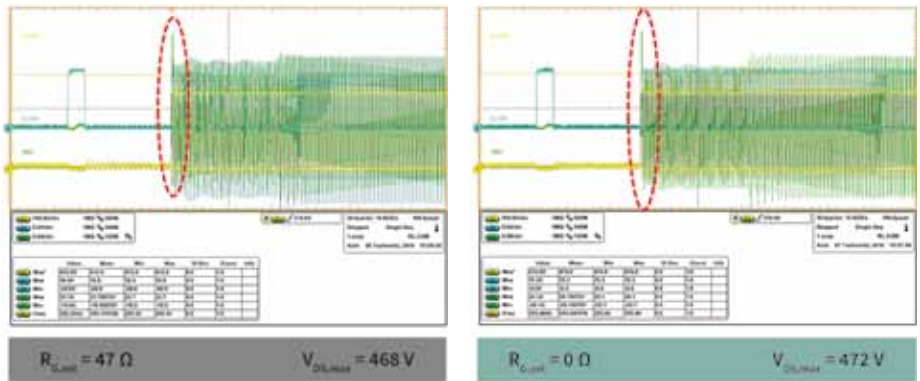
Ytterligare en viktig parameter hos MOSFET:ar är kapacitansen på utgången, COSS. Laddningen som byggs upp där, kallad EOSS, måste bort när transistorn börjar leda. En lägre kapacitans tillåter högre switchfrekvens, men skapar samtidigt en översläng när transistorn börjar leda. När man använder en CoolMOS måste detta kompenseras för med ett motstånd på gaten för att bromsa switchhastigheten. Det hjälper också till att nå kravet på 80 procent de-rating (säkerhetsmarginal) över drain-source. Nackdelen med att addera ett motstånd är dock att det bidrar till switchförluster.

COOLSiC-TRANSISTORER har högre kapacitans på utgången än jämförbara CoolMOS vid drain-source-spänningar mellan 50V och 60V. Trots det har de ett betydligt mer linjärt förhållande mellan COSS och VDS. Detta innebär att jämförbara CoolSiC-transistorer kan användas tillsammans med en lägre resistans och ändå nå 80 procent de-rating vilket kan vara fördelaktigt i vissa switchande topologier som LLC-omvandlare (figur 5).

Det kan tyckas som att SiC-teknik enbart har fördelar, men det betyder inte att MOSFET:ar i kisel enkelt kan ersättas med kiselkarbidalternativ. En viktig detalj att tänka på är den betydligt högre framspänningen hos SiC-transistorns body-diod. Den är cirka fyra gånger högre än hos en jämförbar transistor i kisel. Att enbart byta ut kisel mot kiselkarbid kommer oundvikligen att leda till runt fyra gånger högre ledningsförluster i body-dioden. Det skulle betyda att man missar en potentiell förbättring av verkningsgraden motsvarande 0,5 procent vid lätt last. För att nå högsta verkningsgrad



Figur 4. Här jämförs kapacitansen på utgången, COSS, för olika drain-source-spänning hos olika transistorer, både CoolSiC och CoolSi (Infineons MOSFET i kisel).



Figur 5. En LLC-omvandlare baserad på CoolSiC når lätt 80 procents de-rating vid start utan att det krävs ett motstånd på gaten.

är det viktigt att konstruktionen kan utnyttja kanalen maximal, vilket i praktiken innebär en optimerad drivning.

I TAKT MED ATT FLER 650V SiC MOSFET:ar lanseras börjar tekniken bli allt mer attraktiv för ett brett användningsområde. Det inkluderar system som vill nå en verkningsgrad på 97 procent eller mer, omvandlare där hård

kommutering finns eller där det kan uppstå samt tillämpningar med hög effekt. Samtidigt är det viktigt att förstås att egenskaperna hos MOSFET:ar i kisel och kiselkarbid är mycket olika. Så även om stora delar av konstruktionen hos dagens switchade kraftaggregat kan behållas behövs vissa specifika ändringar för att säkerställa att kiselkarbidens fördelar kan utnyttjas fullt ut. ■